

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57—100761

⑤ Int. Cl.<sup>3</sup>  
H 01 L 27/14

識別記号

庁内整理番号  
7021—5F

⑬ 公開 昭和57年(1982)6月23日

発明の数 1  
審査請求 未請求

(全 6 頁)

⑭ 半導体受光装置

川崎市中原区上小田中1015番地  
富士通株式会社内

⑯ 特 願 昭55—177830

⑰ 出 願 人 富士通株式会社

⑱ 出 願 昭55(1980)12月16日

川崎市中原区上小田中1015番地

⑲ 発 明 者 有本由弘

⑳ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

半導体受光装置

2. 特許請求の範囲

半導体基板と該半導体基板上に形成されたマグネシア・スビネル ( $MgO \cdot Al_2O_3$ ) 層と、該マグネシア・スビネル層上に互いに分離されて形成された複数の単結晶シリコン領域と、該単結晶シリコン領域の各々に形成された半導体受光素子とを有し、該複数の半導体受光素子が該基板上に於て金属配線層により直列もしくは直並列に接続されてなることを特徴とする半導体受光装置。

3. 発明の詳細な説明

本発明は半導体受光装置に係り、特に高出力電圧が得られる直列もしくは直並列接続構造のモノリシック型半導体受光装置に関する。

半導体集 回路 (IC) 等形成される MOSFET のゲートを制御するためには、通常 5 (V) 前後の電圧が必要である。従って光制御 IC を形成する際には、該 IC の光制御電圧として少く

とも 5 (V) 以上の出力電圧がとり出せる半導体受光素子 (例えば太陽電池) が必要となる。然し従来の太陽電池に於ては 1 (チップ) から取り出し得る電圧は 0.5 (V) 前後であるために、上記光制御 IC は少くとも 10 (個) 以上の太陽電池チップを直列に接続するハイブリッド構造で形成せざるを得ず、該光制御 IC の外形寸法が大型になるという不都合があった。又別の方法では、DC—DC コンバータにより所望の電圧を得る方法があるが、パワロスおよび構成が複雑になる等の欠点があった。

本発明は上記問題点に鑑み、1 (チップ) 上に、互に絶縁分離された複数の半導体受光素子を形成し、該受光素子を該チップ上に於て金属配線層により直列に接続し、モノリシック構造で高出力電圧が得られる半導体受光装置を提供する。

即ち本発明は半導体受光装置に於て、半導体基板と該半導体基板上に形成されたマグネシア・スビネル ( $MgO \cdot Al_2O_3$ ) 層と、該マグネシア・スビネル層上に互いに分離されて形成された複数

の単結晶シリコン領域と、該単結晶シリコン領域の各々に形成された半導体受光素子とを有し、該複数の半導体受光素子が該基板上に於て金属配線層により直列もしくは並列に接続されてなることを特徴とする。

以下本発明を、第1図に示す一実施例に於ける構造断面図、第2図(a)乃至(f)に示す同実施例に於ける製造工程断面図、第3図に示す本発明の他の一実施例に於ける構造断面図、第4図(a)乃至(d)に示す同実施例に於ける製造工程断面図、第5図に示す一適用例の構造断面図を用いて詳細に説明する。

本発明の構造を有する半導体受光装置は、例えば第1図に示すように、該半導体受光装置と並設される半導体素子に適した所望の導電型を有するシリコン(Si)基板1の主面に、半導体受光装置の電流容量を考慮した所望の大きさを有する長さ数( $\mu\text{m}$ )〜数10( $\mu\text{m}$ )程度の複数の凹部2が設けられており、該凹部2の内面には例えば1( $\mu\text{m}$ )程度の厚さを有する単結晶マグネシア・

らなる異方性エッチング液を用いて数( $\mu\text{m}$ )〜数10( $\mu\text{m}$ )程度の所望の深さを有する所望の大きさの複数の凹部2を形成する。次いで通常の $\text{MgO} \cdot \text{Al}_2\text{O}_3$ の気相エビタキシャル成長(VPE)法を用いて第2図例に示すように前記基板上に1( $\mu\text{m}$ )前後の厚さを有する単結晶 $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3を形成する。次いで通常のSiのVPE法を用いて第2図例に示すように例えば $10^{18} \sim 10^{19} (\text{atm}/\text{cm}^3)$ 程度のりん(或るいは砒素)濃度を有する数( $\mu\text{m}$ )程度の厚さを有するN<sup>+</sup>型Siエビタキシャル層4及び前記凹部2を完全に埋める厚さを有する例えば $10^{14} \sim 10^{17} (\text{atm}/\text{cm}^3)$ 程度のりん(或るいは砒素)濃度のN型Siエビタキシャル層5'を形成する。なお単結晶 $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3上には該エビタキシャル成長に於て単結晶Si層が成長する。次いで通常用いられるケミカル・ポリッシング法により該基板面の研磨を行い第2図例に示すようにN型Si基板1'面を露出せしめ、該基板面に $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3により絶縁分離された複数の

スピネル( $\text{MgO} \cdot \text{Al}_2\text{O}_3$ )層3が形成されている。そして該 $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3に覆われた複数の凹部2内には $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3に接する領域が、数( $\mu\text{m}$ )程度の厚さを有するN<sup>+</sup>型シリコン(Si)エビタキシャル層4で囲まれ該凹部2を充たすように形成された数( $\mu\text{m}$ )〜数10( $\mu\text{m}$ )程度の厚さを有するN<sup>+</sup>型Siエビタキシャル領域5と、該N<sup>+</sup>型Siエビタキシャル領域5表面に形成された例えば1000(Å)程度の深さを有するP型拡散領域6とからなる太陽電池7が形成されており、これら複数の太陽電池7が該基板上に形成された二酸化シリコン( $\text{SiO}_2$ )等からなる絶縁膜8上に形成されたアルミニウム(Al)等の金属配線層9によりコンタクト窓10を介して直列に接続されてになっている。

上記実施例の構造を有する太陽電池は次のような方法によって形成される。即ち第2図(a)に示すように先ず該太陽電池と並設される例えばPチャネルMOSFETを形成するに適したN型Si基板1'の主面に、水酸化ナトリウム(NaOH)等か

の周囲がN<sup>+</sup>型Siエビタキシャル層4で囲まれたN<sup>+</sup>型Siエビタキシャル領域5を形成する。次いで第2図(c)に示すように該基板上に形成した熱酸化膜11等をマスクとして通常のガス拡散法により硼素等のP型不純物の選択拡散を行って、前記N<sup>+</sup>型Siエビタキシャル領域5の表面に所望の大きさを有し、 $10^{18} \sim 10^{21} (\text{atm}/\text{cm}^3)$ 程度の硼素濃度を有する数1000(Å)以下程度の浅いP<sup>+</sup>型拡散領域6を形成する。なお太陽電池7は該P<sup>+</sup>型拡散領域6と前記N型Siエビタキシャル領域5の接合部に形成される。次いで第2図(f)に示すように前記P<sup>+</sup>型拡散領域6の形成が終った基板上に形成されている熱酸化膜11等からなる絶縁膜8に通常の方法を用いて該基板面に形成されている複数のP<sup>+</sup>型拡散領域6及びN<sup>+</sup>型Siエビタキシャル層4の一部を露出するコンタクト窓10を形成した後、通常の配線形成方法を用いて、該絶縁膜8上に前記コンタクト窓10を介して複数の太陽電池7を直列に接続するAl等の金属配線層9を形成する。

又他の実施例に於ては、本発明を適用した半導体受光装置は第3図に示すように、例えばN型Si基1'上に形成された1( $\mu\text{m}$ )程度の厚さを有する $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3上、二酸化シリコン等からなる絶縁層12によって分離形成された複数の、下層に数( $\mu\text{m}$ )程度の厚さのN<sup>+</sup>型Siエピタキシャル層4を有する厚さ数10( $\mu\text{m}$ )程度のN型Siエピタキシャル領域5の表面に、所望の大きさを有する深さ数1000( $\text{\AA}$ )以下程度の浅いP<sup>+</sup>型拡散領域6が形成されており、又N型Siエピタキシャル領域5の一部には該領域の表面から下層のN<sup>+</sup>型Siエピタキシャル層4に達するN<sup>+</sup>型コンタクト拡散領域13が形成されている。そして該基板上には $\text{SiO}_2$ 等からなる絶縁膜8が形成されており、該絶縁膜8に形成せしめた上配複数の領域に於けるP<sup>+</sup>型拡散領域6表面の一部及びN<sup>+</sup>型コンタクト拡散領域13の上端を露出するコンタクト窓10を介して各領域のP<sup>+</sup>型拡散領域6とN型Siエピタキシャル領域5の各々によって形成される複数の太陽電池7が、該配線

を有する数1000( $\text{\AA}$ )程度の浅いP<sup>+</sup>型拡散領域6を形成する。次で第4図(c)に示すように該基板上に形成されている熱酸化膜11等からなる絶縁膜8に、通常の方法を用いて複数のP<sup>+</sup>型拡散領域6及びN<sup>+</sup>型コンタクト領域13の一部を $\alpha$ 化するコンタクト窓10を形成した後、通常の配線形成方法を用いて、該絶縁膜8上に前配コンタクト窓10を介して複数の太陽電池7を直列に接続するA1等の金属配線層9を形成する。

上記実施例から明らかなように本発明の構造を有する半導体受光装置に於ては半導体基板上にそれぞれが絶縁分離された状態で形成された複数の太陽電池が該基板上で直列に接続されており、高出力電圧が提供されるので、第5図に示す適用例のように同一N型Si基板1'上にPチャネルMOS-FET15を形成し、該MOS-FET15のゲート電極16と半導体受光装置の所望の出力端子17とを、基板上に於て金属配線層9等を用いて直接接続することによりモノリシックの光制御ICを形成することができる。なお第5図に於

て膜8上に形成されたA1等の金属配線層9により直列に接続された構造を有している。

該実施例の構造を有する太陽電池を形成するには第4図(a)に示すように例えばN型Si基1'上にVPE法により厚さ1( $\mu\text{m}$ )程度の単結晶 $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3、厚さ数( $\mu\text{m}$ )程度のN<sup>+</sup>型Siエピタキシャル層4、及び厚さ数( $\mu\text{m}$ )〜数10( $\mu\text{m}$ )程度のN型Siエピタキシャル層5を順次形成した後、LOCOS法を用いて上配N型Siエピタキシャル層5及びN<sup>+</sup>型Siエピタキシャル層4の選択酸化を行って、第4図(b)に示すように前配Si基板1上に前配 $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層3と $\text{SiO}_2$ 層14によって絶縁分離され、且つ下層にN<sup>+</sup>型Siエピタキシャル層4を有する複数のN型Siエピタキシャル領域5を形成する。次いで第4図(c)に示すように該N型Siエピタキシャル領域5に、該基板上に形成せしめた熱酸化膜11等をマスクとして通常の方法を用いて、N<sup>+</sup>型シリコン・エピタキシャル層4に達するN<sup>+</sup>型コンタクト拡散領域13及び所望の大きさ

いて3は $\text{MgO} \cdot \text{Al}_2\text{O}_3$ 層、4はN<sup>+</sup>型Siエピタキシャル層、5はN型Siエピタキシャル領域、6はP型拡散領域、7は太陽電池、8は絶縁膜、18はP型ソース・ドレイン領域、19はソース・ドレイン電極を露わす。又本発明の受光装置は電流容量を増すために直並列接続にする場合もある。

以上説明したように本発明によればモノリシック構造の高出力電圧を有する半導体受光装置が提供される。従って光制御IC等の制御用装置を大幅に縮小することができるのでこれら半導体ICの小形化が図れる。

なお本発明の半導体受光装置は上記実施例と逆の導電型で形成することもできる。

#### 4. 図面の簡単な説明

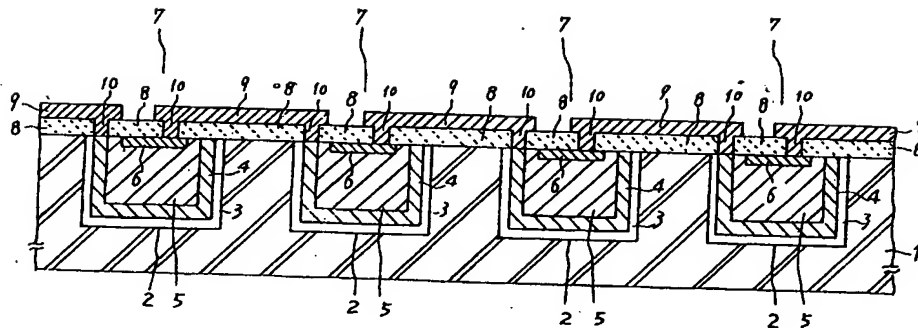
第1図は本発明の一実施例に於ける構造断面図、第2図(a)乃至(f)は同実施例に於ける製造工程断面図、第3図は本発明の他の一実施例に於ける構造断面図、第4図(a)乃至(c)は同実施例に於ける製造工程断面図で、第5図は本発明の一適用例の構造断面図である。

図に於て、1はシリコン基板、1'はN型シリコン基板、2は凹部、3はマグネシア・スピネル層、4はN<sup>+</sup>型シリコン・エピタキシャル層、5はN型シリコン・エピタキシャル領域、5'はN型シリコン・エピタキシャル層、6はP<sup>+</sup>型拡散領域、7は太陽電池、8は絶縁膜、9は金属配線層、10はコンタクト窓、11は熱酸化膜、12は絶縁層、13はN<sup>+</sup>型コンタクト拡散領域、14は二酸化シリコン層、15はPチャネルMOSFET、16はゲート電極、17は出力端子、18はP型ソース・ドレイン領域、19はソース・ドレイン電極を示す。

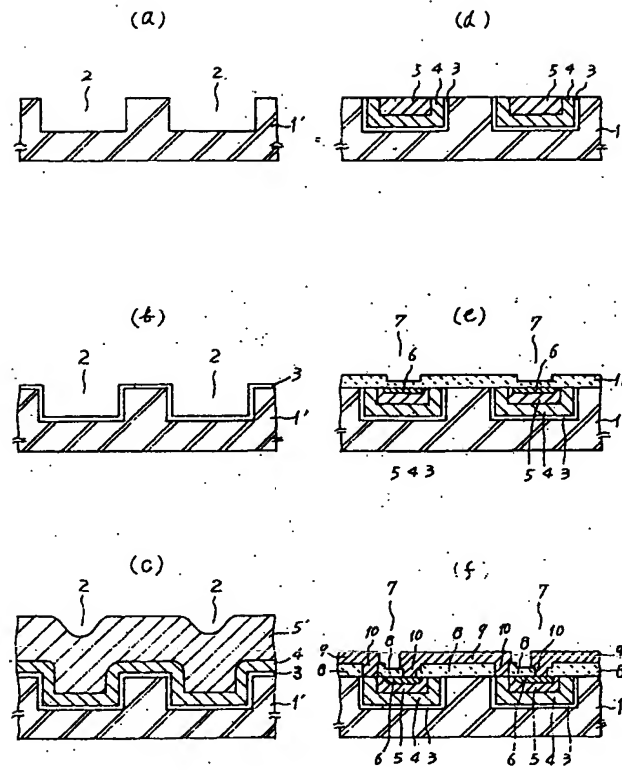
代理人 弁理士 松岡 宏四郎



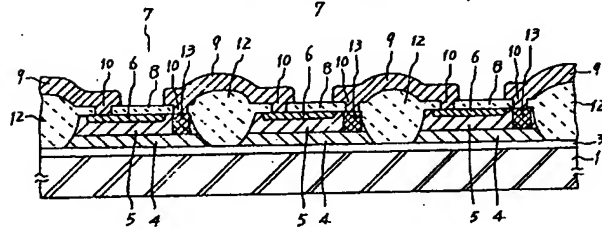
第 1 図



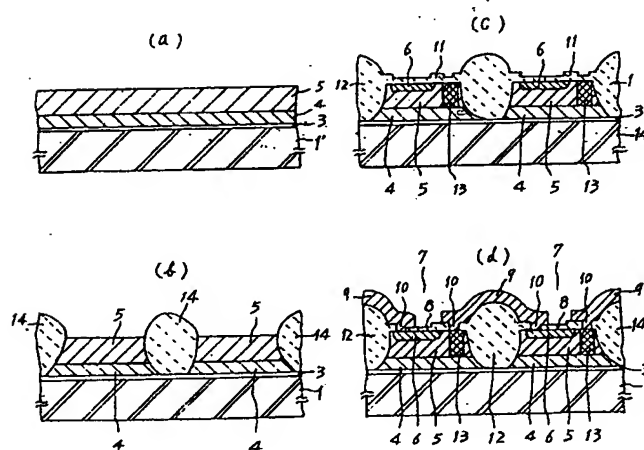
第 2 圖



第 3 圖



第 4 圖



第 5 図

